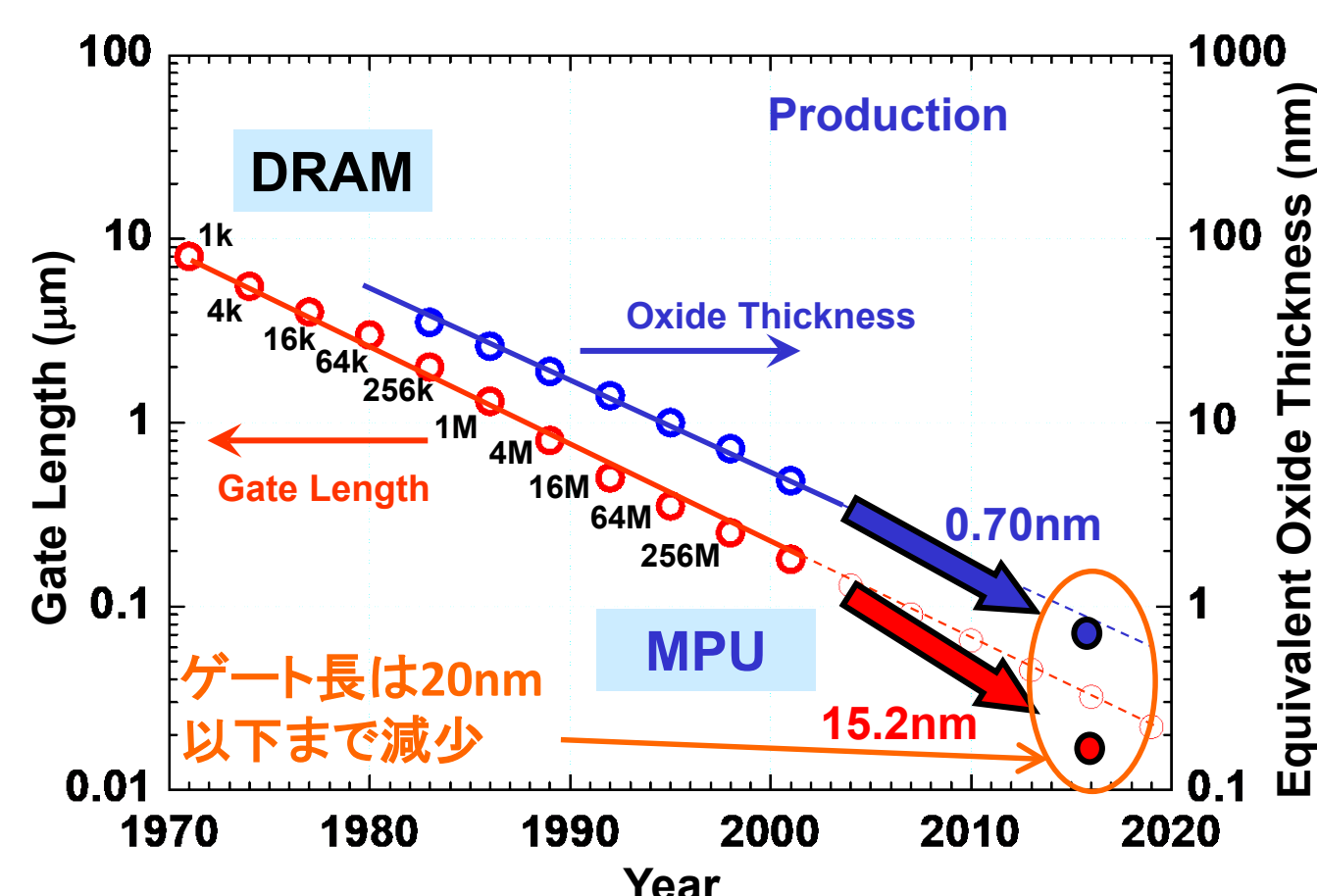


超微細Siナノワイヤトランジスタの特性ばらつき (Variability of Extremely Narrow Si Nanowire MOSFETs)

背景と目的

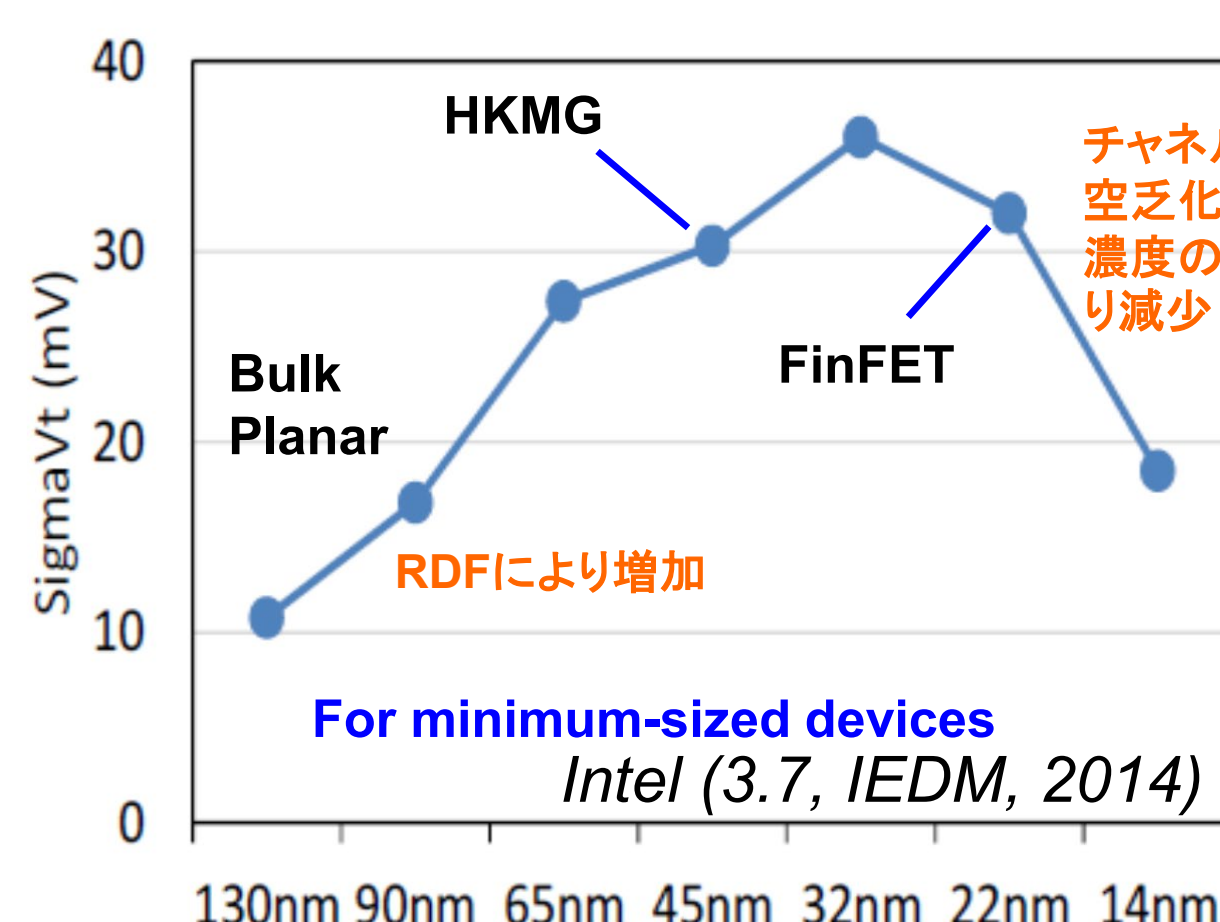
MOSFET微細化のトレンド

- VLSIを構成するMOSTランジスタの微細化はすでにナノ領域に入っている。
- 更なる微細化と低電力化により、特性ばらつきの増大が懸念される。



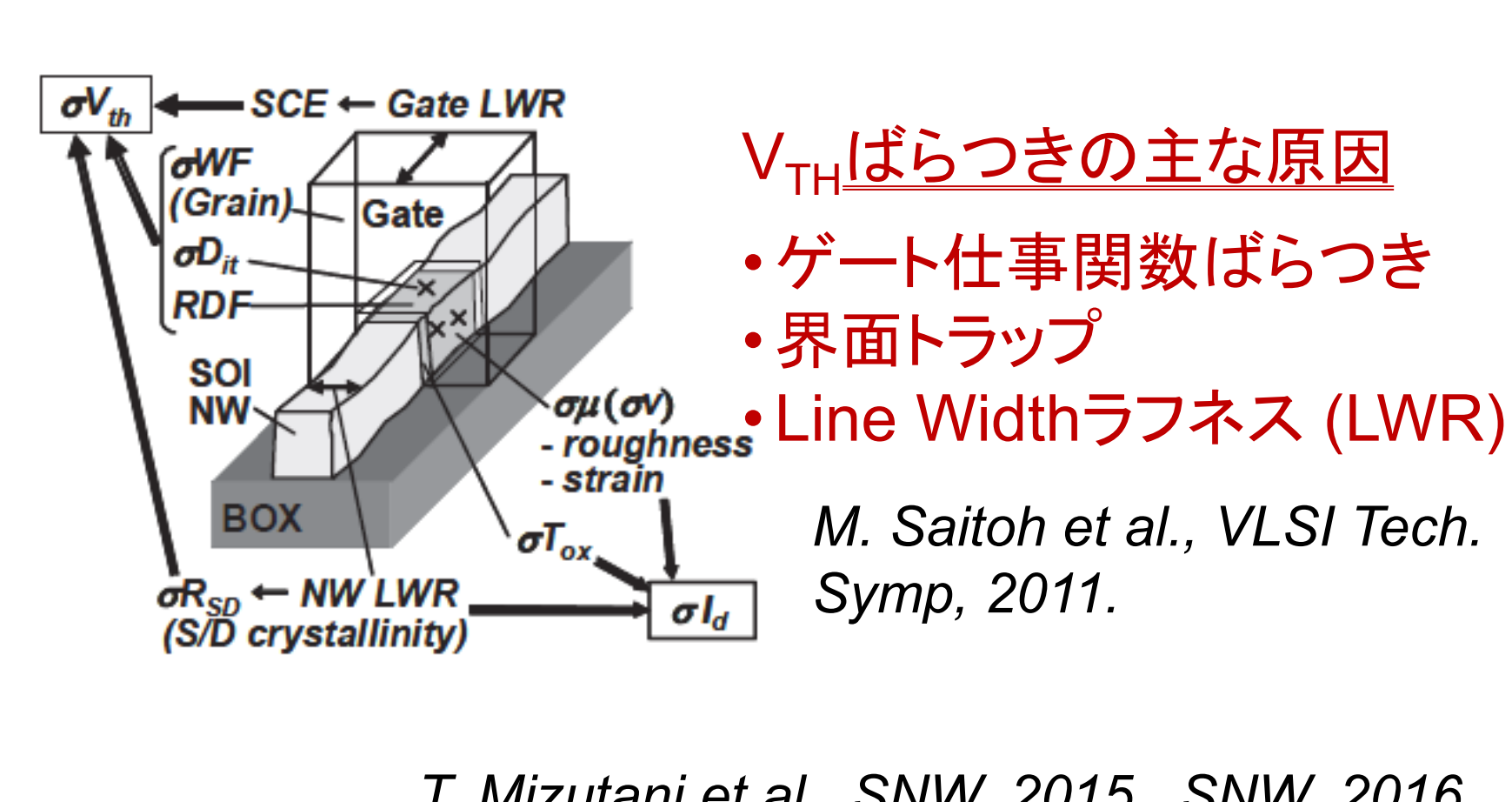
ランダムばらつきのトレンド

- V_{TH} ばらつきは、デバイスサイズの減少に伴い増加するが、FinFETの導入により減少している。
- 更に微細化したナノワイヤのばらつきは？



ナノワイヤトランジスタのばらつき

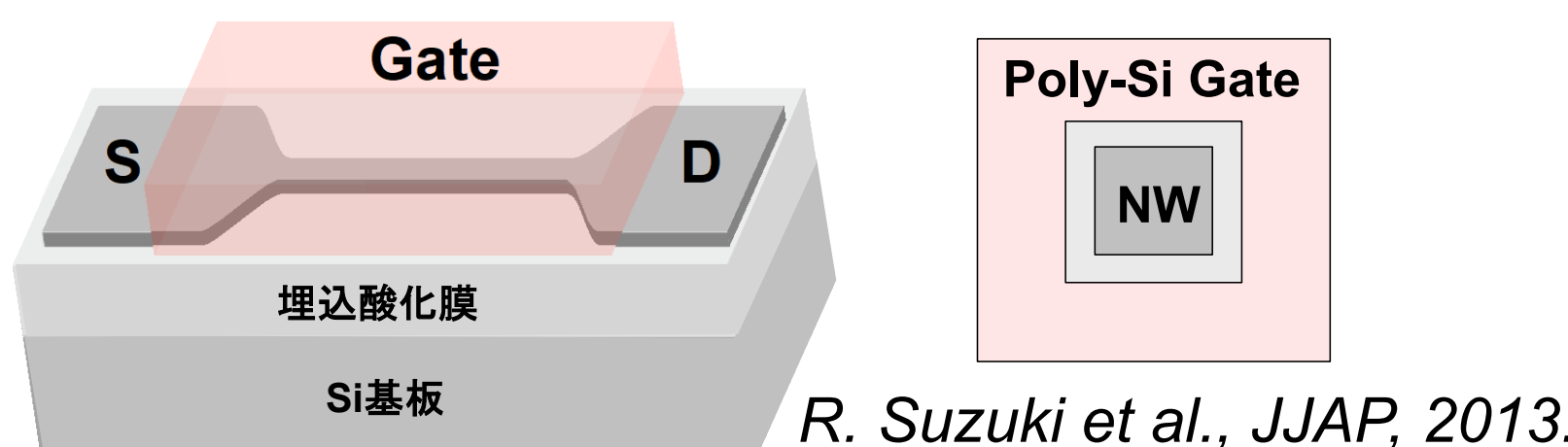
- 最小ナノワイヤ幅10nm以下のナノワイヤトランジスタ統計的解析に関する報告は未だない。
- ⇒超微細ナノワイヤトランジスタの特性ばらつきを最小ナノワイヤ幅2nmまで詳細に統計解析。



Siナノワイヤトランジスタ特性ばらつきの統計解析

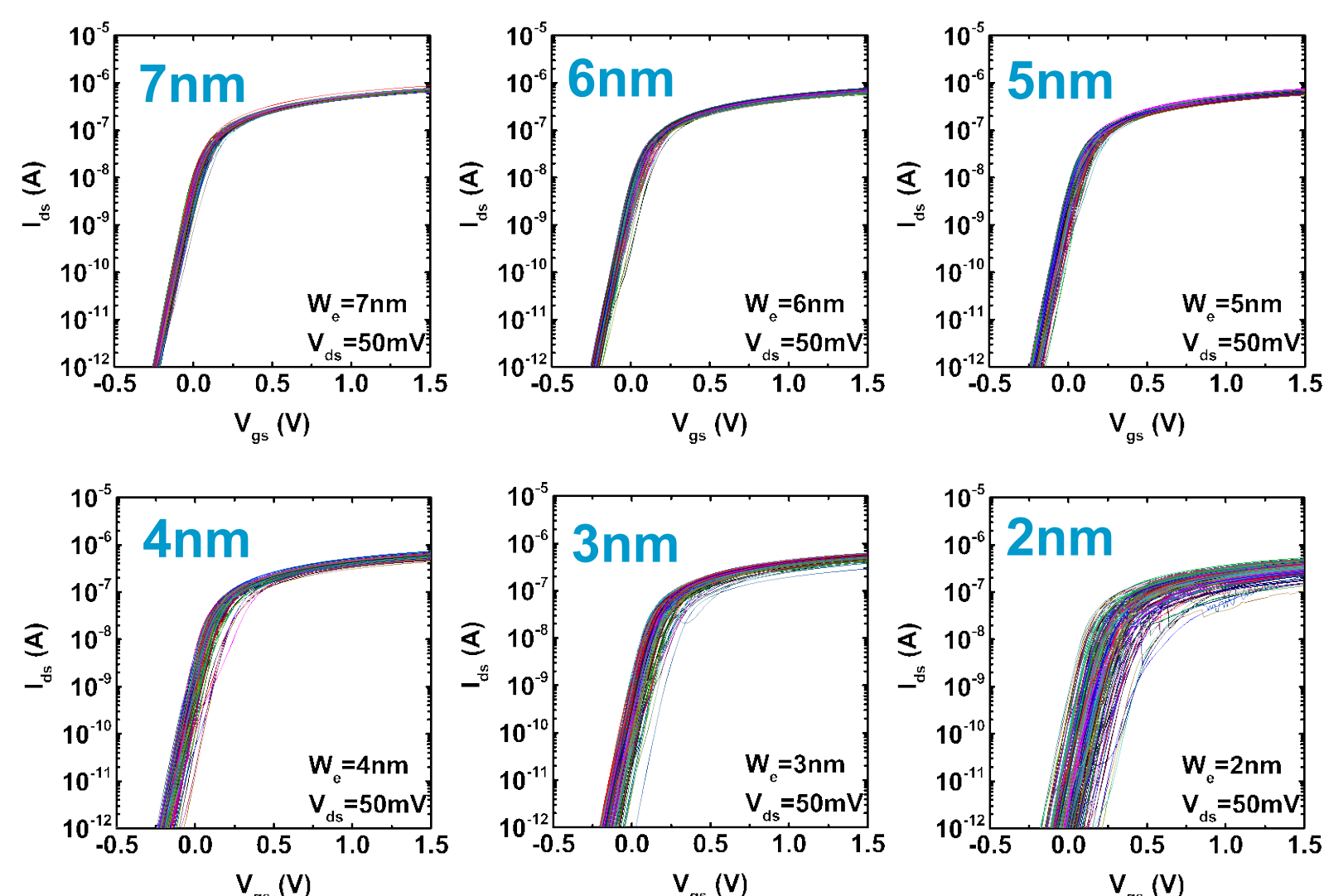
デバイス構造

- ゲートオールアラウンド (GAA) ナノワイヤ
- (100)面SOI基板上に、<110>方向チャンネルを有するイントリンシックチャンネルGAA 構造をもつSiナノワイヤnFETを作製。
- ナノワイヤ高さH=3nm, 長さL=100nm.
- ナノワイヤ幅 W_e を7nmから2nmまで変化。
- 各 W_e について170トランジスタを測定。



IV特性

- W_e が減少するに従い、 V_{TH} ばらつき・ドレイン電流ばらつきが増大。

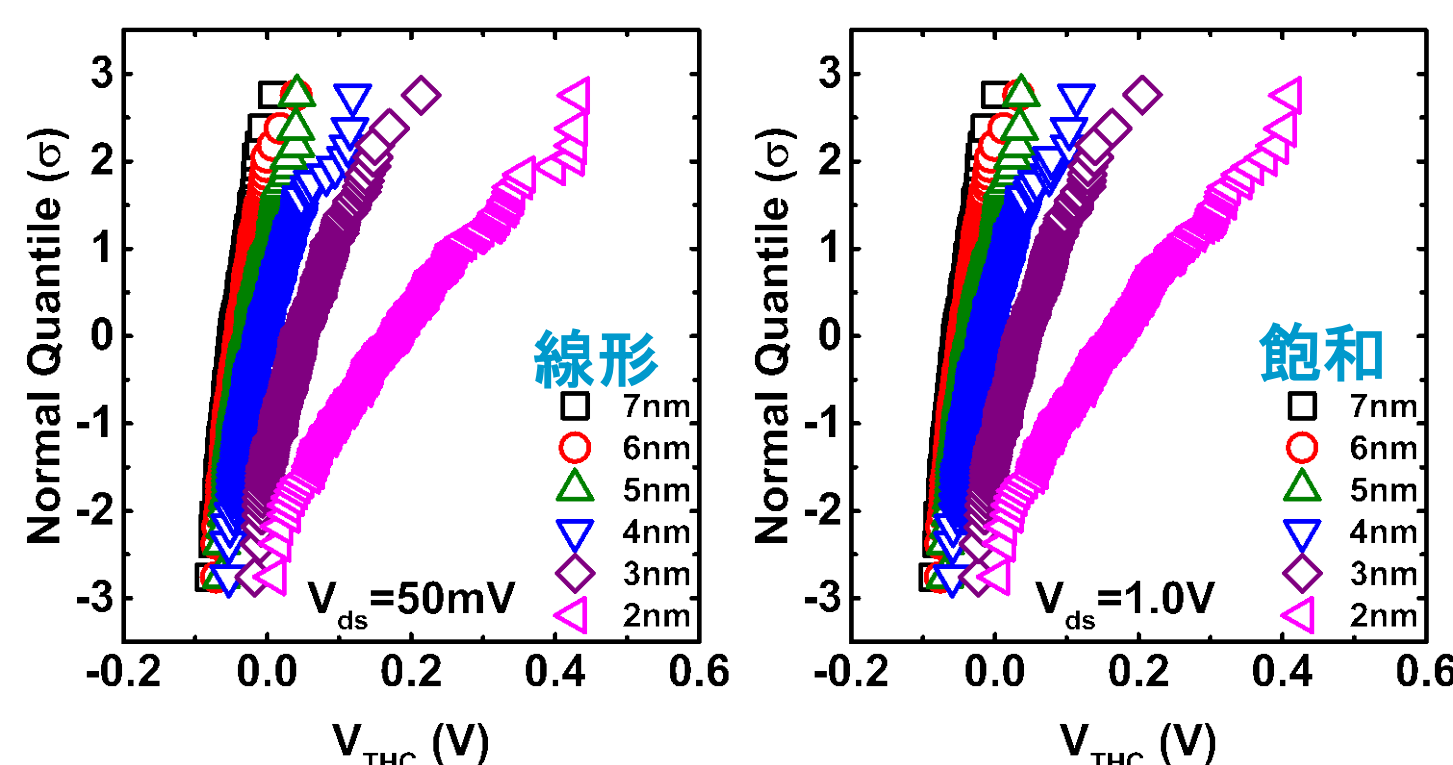


T. Mizutani et al., JJAP, 2017.

V_{TH} ばらつき

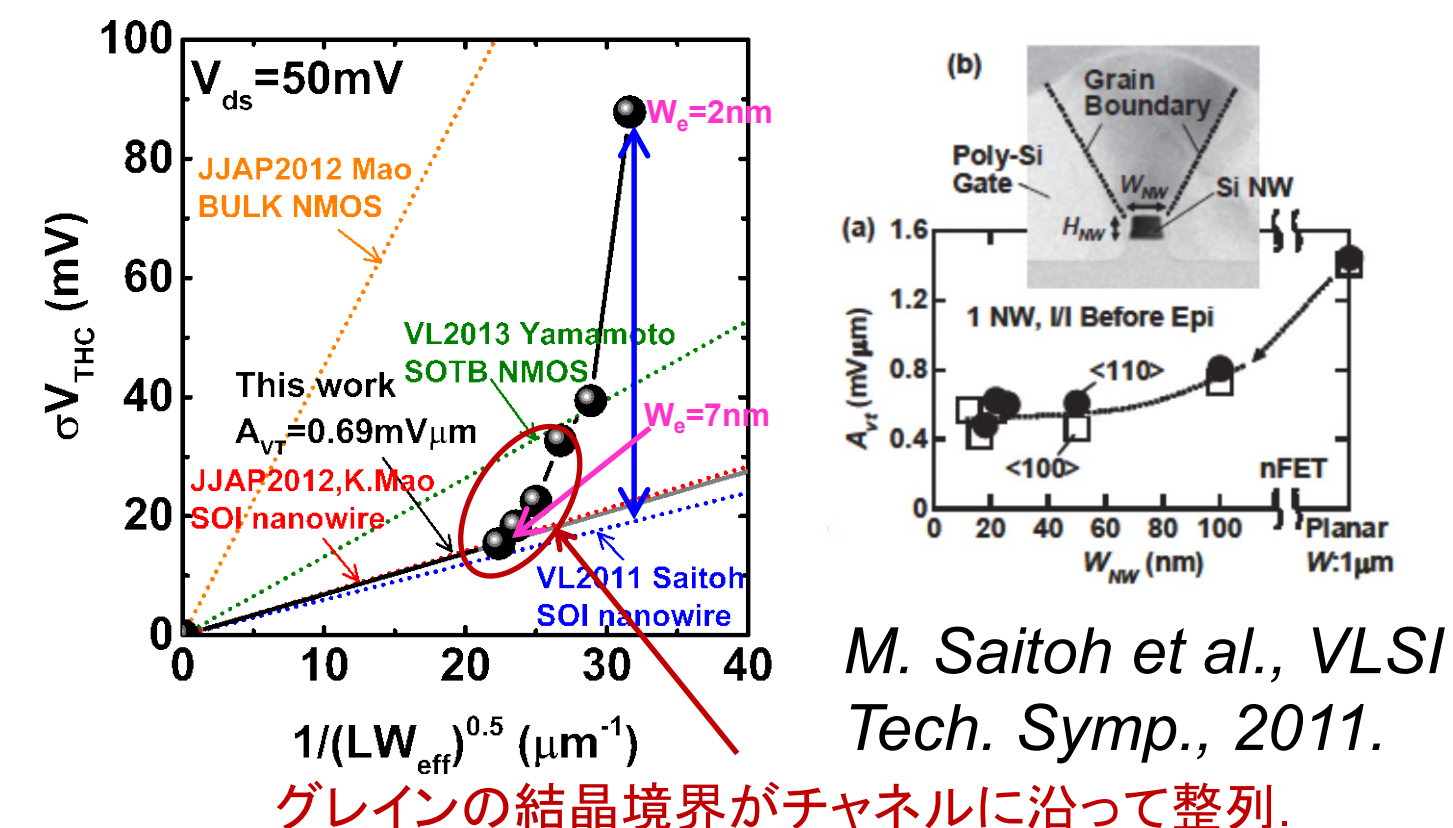
■ V_{TH} 正規確率プロット

- W_e が減少するに従い、線形、飽和領域ともに V_{TH} ばらつきが増大。



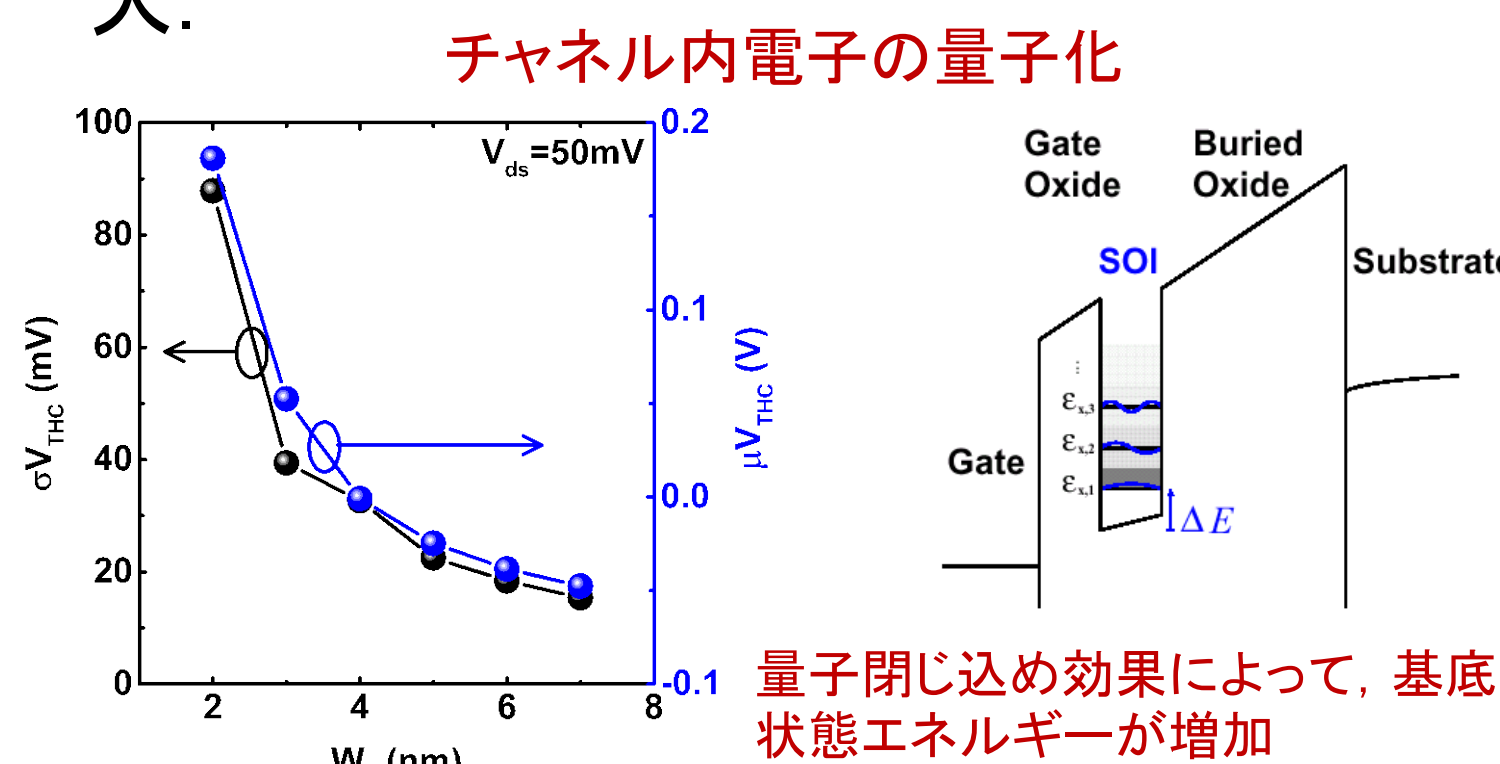
■ ベンチマーク: Pelgromプロット

- $W_e < 7nm$ になると、 W_e が減少するに従い、直線から大きく外れる。



■ μV_{TH} と σV_{TH} の W_e 依存性

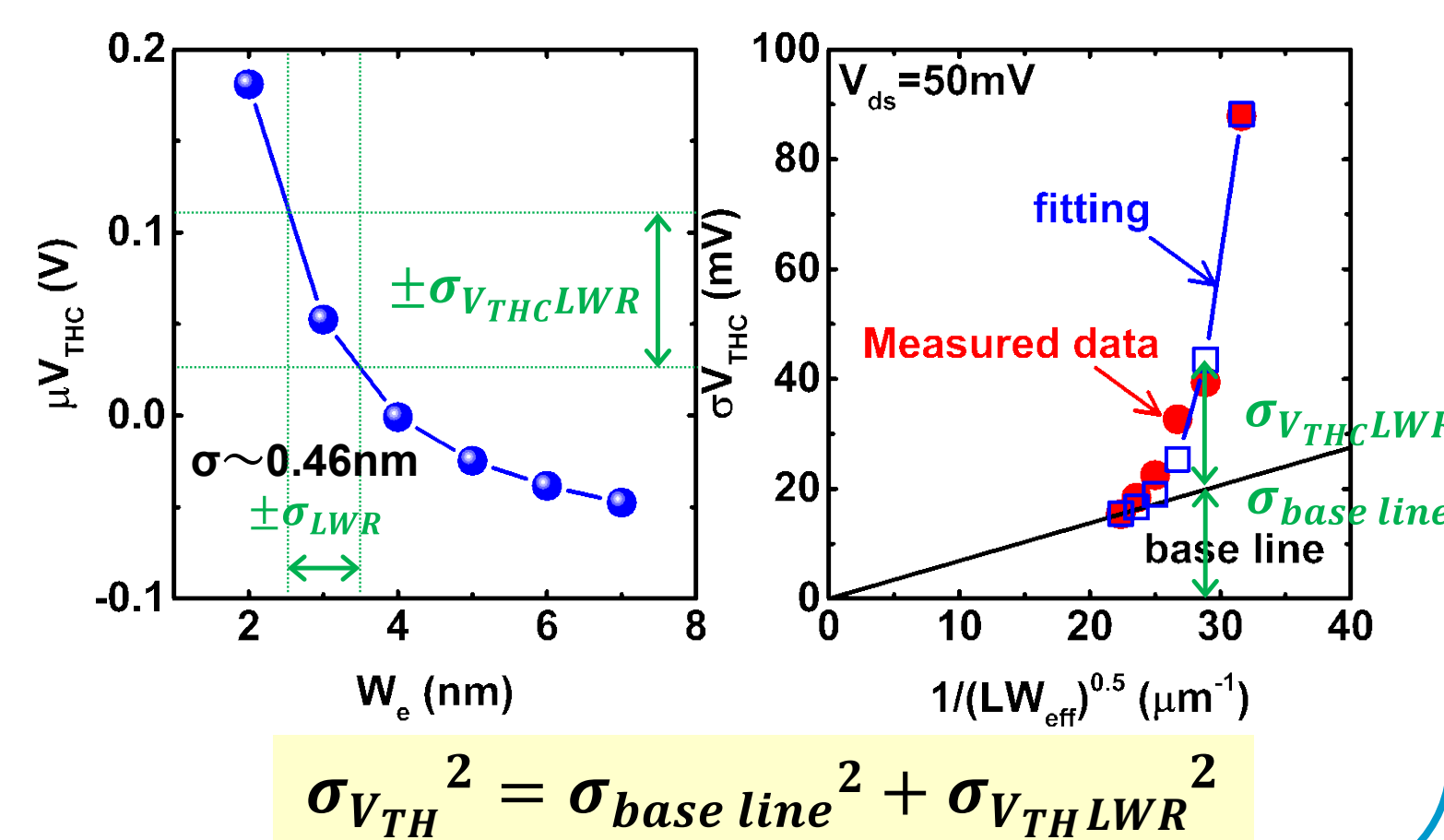
- 超微細ナノワイヤで μV_{TH} が急激に増大するのは、量子閉じ込め効果に起因 [1,2].
- 僅かなLWR が大きな V_{TH} 変動を引き起こし、超微細ナノワイヤでは σV_{TH} も急激に増大。



[1] H. Majima et al., IEDM, 1999.
[2] H. Majima et al. IEEE EDL, 2000.

■ チャンネル幅揺らぎの見積もり

- 直線から外れた V_{TH} ばらつきをすべてLWRによる量子閉じ込め効果であると仮定すると、ナノワイヤチャンネル幅の揺らぎは $\sigma \sim 0.46nm$ と近似的に見積られる。



まとめ

- 1)超微細シリコンナノワイヤトランジスタの特性ばらつきを測定・解析した。 $W_e = 2nm$ ではLWRに起因する量子閉じ込め効果により V_{TH} ばらつきは増大する。
- 2)特性ばらつきを抑制するため、ナノワイヤ幅の揺らぎを抑制する必要がある。

本研究の一部は文部科学省科学研究費補助金の支援を受けた。

DIBLばらつき

